

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-153160

(P2004-153160A)

(43) 公開日 平成16年5月27日(2004.5.27)

(51) Int. Cl.⁷

H01C 3/00

H01C 17/00

F1

H01C 3/00

H01C 17/00

Z

Z

テーマコード(参考)

5E032

審査請求 有 請求項の数 8 O L (全 12 頁)

(21) 出願番号 特願2002-318648 (P2002-318648)
 (22) 出願日 平成14年10月31日 (2002.10.31)

(71) 出願人 000116024
 ローム株式会社
 京都府京都市右京区西院溝崎町2番地
 (74) 代理人 100086380
 弁理士 吉田 稔
 (74) 代理人 100103078
 弁理士 田中 達也
 (74) 代理人 100105832
 弁理士 福元 義和
 (74) 代理人 100117167
 弁理士 塩谷 隆嗣
 (74) 代理人 100117178
 弁理士 古澤 寛

最終頁に続く

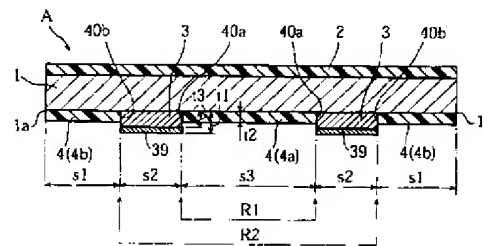
(54) 【発明の名称】 チップ抵抗器およびその製造方法

(57) 【要約】

【課題】電極に対するハンダの接触の仕方によって抵抗値に大きなばらつきが発生するといった不具合を解消しまたは抑制することが可能なチップ抵抗器を提供する。

【解決手段】チップ状の抵抗体1と、この抵抗体1の片面に設けられ、かつ互いに離間して並んだ少なくとも一対の電極3と、を備えているチップ抵抗器Aであって、一対の電極3は、これらが並ぶ方向において抵抗体1の端縁1aから離間している。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

チップ状の抵抗体と、この抵抗体の片面に設けられ、かつ互いに離間して並んだ少なくとも一対の電極と、を備えているチップ抵抗器であって、上記一対の電極は、これらが並ぶ方向において上記抵抗体の端縁から離間していることを特徴とする、チップ抵抗器。

【請求項 2】

上記抵抗体の上記片面に設けられた絶縁層を備えており、かつ上記一対の電極は、上記絶縁層の全体または一部を挟んで離間している、請求項 1 に記載のチップ抵抗器。

【請求項 3】

上記抵抗体の上記片面のうち、上記各電極と上記抵抗体の上記端縁との間の領域は、上記絶縁層によって覆われている、請求項 2 に記載のチップ抵抗器。

【請求項 4】

上記絶縁層は、厚膜印刷により形成されたものである、請求項 2 または 3 に記載のチップ抵抗器。

【請求項 5】

上記抵抗体の上記片面とは反対の面には、電気絶縁性を有するオーバコート層が設けられている、請求項 1 ないし 4 のいずれかに記載のチップ抵抗器。

【請求項 6】

上記オーバコート層と上記絶縁層とは、同一の材質とされている、請求項 5 に記載のチップ抵抗器。

【請求項 7】

上記各電極の厚みは、上記絶縁層の厚みよりも大きくされている、請求項 2 ないし 6 のいずれかに記載のチップ抵抗器。

【請求項 8】

抵抗体の材料となるフレートの片面に、絶縁層をパターン形成する工程と、上記フレートの上記片面のうち、上記絶縁層が形成されていない領域に、導電層を形成する工程と、

上記フレートをチップ状の複数の抵抗体に分割する工程とを有し、

上記フレートの分割は、上記各抵抗体の片面において上記導電層の一部が上記絶縁層の一部を挟んで互いに離間する一対の電極として形成され、かつこれら一対の電極はこれらが並ぶ方向において上記抵抗体の端縁から離間するように行なうことを特徴とする、チップ抵抗器の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本願発明は、チップ抵抗器およびその製造方法に関する。

【0002】

【従来の技術】

従来のチップ抵抗器の一例としては、図 9 に示すようなものがある（特許文献 1 参照）。図示されたチップ抵抗器 B は、金属製のチップ状の抵抗体 90 の下面に、一対の電極 91 が設けられた構成を有している。一対の電極 91 は、空隙部 93 を介して離間しており、抵抗体 90 の下面のうち、空隙部 93 を除く全域にわたって比較的広い面積で形成されている。各電極 91 の下面には、実装時のハンダ付け性を良くするための手段として、ハンダ層 92 が形成されている。

【0003】

このチップ抵抗器 B は、図 10 に示すような方法により製造される。まず、同図 (a) に示すように、抵抗体 90 および電極 91 のそれぞれの材料として、2 枚の金属板 90'、

91' を準備し、同図 (b) に示すように、金属板 90' の下面に金属板 91' を重ね合わせて接合する。次いで、同図 (c) に示すように、金属板 91' の一部を機械加工に

10

20

30

40

50

よって切削し、空隙部 93 を形成する。その後は、同図 (d) に示すように、金属板 91' の下面にハンダ層 92' を形成してから、同図 (e) に示すように、金属板 90'、91' を切断する。このことにより、チップ抵抗器 B が製造される。

【0004】

【特許文献 1】

特開 2002-57009 号公報 (図 1)

【0005】

【発明が解決しようとする課題】

上記したチップ抵抗器 B は、一対の電極 91 が並ぶ方向において各電極 91 の幅 8a が大きなものとなっている。したがって、一対の電極 91 に測定プローブを接触させて抵抗値を測定する場合において、測定プローブを一対の電極 91 のそれぞれの内側縁部 91a に接触させた場合の抵抗値 R_a と、外側縁部 91b に接触させた場合の抵抗値 R_b との差も大きくなっていった。このように測定プローブを各電極 91 のどの部分に接触させるかによって抵抗値が大きく相違したのでは、チップ抵抗器 B を使用する場合に、その使用の仕方により抵抗値に大きなばらつきが発生することとなり、好ましいものではない。

10

【0006】

より具体的には、たとえばハンダを利用してチップ抵抗器 B を所望箇所に面実装する場合に、上記ハンダが各電極 91 の下面全域に対して密着するのではなく、たとえば各電極 91 の内側縁部 91a 寄り部分のみに偏って接触する場合がある。これとは反対に、上記ハンダが各電極 91 の下面の外側縁部 91b 寄り部分のみに偏って接触する場合もある。従来においては、このような状態で実装がなされると、抵抗値に大きなばらつきが発生し、チップ抵抗器 B を利用して構成される電気回路の仕様に狂いを生じる虞れがあった。チップ抵抗器 B をたとえば 10 mΩ 以下の低抵抗のものとする場合には、上記した抵抗値 R_a と抵抗値 R_b との差が小さいとしても、チップ抵抗器 B の全体の抵抗値と比較すると、その差の割合は非常に大きくなる。したがって、チップ抵抗器 B の低抵抗化が図られるほど、上記したような不具合は深刻となる。

20

【0007】

上記不具合を抑制する手段としては、たとえば各電極 91 の厚みを大きくし、各電極 91 自体の電気抵抗を小さくする手段が考えられる。ところが、このような手段によれば、チップ抵抗器 B の全体の厚みが大きくなるのに加え、空隙部 93 を形成するときの金属板 91' の切削量が多くなり、チップ抵抗器 B の製造コストが高価になるといった不具合を招いてしまう。

30

【0008】

また、上記従来技術においては、チップ抵抗器 B の製造作業が煩雑であり、その生産性が悪いという不具合もあった。より具体的には、従来においては、空隙部 93 の形成は、機械加工により行なっている。また、その加工は、一対の電極 91 間の寸法を精度良く仕上げなければならず、かつ金属板 90' の表面が凹状に切削されないように注意する必要がある。このため、上記加工はかなり慎重に行なう必要があり、チップ抵抗器 B の生産性が悪くなっていた。さらに、上記従来技術においては、切削加工を経てチップ抵抗器 B が製造されるために、その切削加工精度に起因する電極間抵抗値の誤差も発生していた。

40

【0009】

本願発明は、上記した事情のもとで考え出されたものであって、電極に対するハンダの接触の仕方によって抵抗値に大きなばらつきが発生するといった不具合を解消または抑制することが可能なチップ抵抗器を提供することをその課題としている。また、本願発明は、そのようなチップ抵抗器を効率良く、かつ適切に製造することが可能なチップ抵抗器の製造方法を提供することを他の課題としている。

【0010】

【発明の開示】

上記課題を解決するため、本願発明では、次の技術的手段を講じている。

【0011】

50

すなわち、本願発明の第1の側面によって提供されるチップ抵抗器は、チップ状の抵抗体と、この抵抗体の片面に設けられ、かつ互いに離間して並んだ少なくとも一対の電極と、を備えているチップ抵抗器であって、上記一対の電極は、これらが並ぶ方向において上記抵抗体の端縁から離間していることを特徴としている。

【0012】

このような構成によれば、上記一対の電極は、これらが並ぶ方向において上記抵抗体の端縁から離間しているため、その分だけ上記方向における幅が小さいものとなる。したがって、上記一対の電極のそれぞれの内側縁部間の抵抗値と、外側縁部間の抵抗値との差も、小さくなる。その結果、チップ抵抗器を実装する場合に、ハンダが各電極の内側縁部寄りに偏って接触したり、あるいは各電極の外側縁部寄りに偏って接触するといった状態になつたとしても、上記従来技術とは異なり、抵抗値に大きなばらつきが発生しないようにし、チップ抵抗器を利用して構成される電気回路の仕様に大きな狂いが生じないようにすることが可能となる。

10

【0013】

本願発明の好ましい実施の形態においては、上記抵抗体の上記片面に設けられた絶縁層を備えており、かつ上記一対の電極は、上記絶縁層の全体または一部を挟んで離間している。このような構成によれば、上記一対の電極の間隔を上記絶縁層によって規定することができ、より具体的には、上記絶縁層のうち、一対の電極によって挟まれている部分の幅を所定の寸法にすると、一対の電極の間隔を上記所定の寸法に正確に規定することができる。その一方、上記絶縁層をたとえば後述する厚膜印刷などの手法を用いて形成すれば、その幅を所望の幅に高い寸法精度で仕上げることもできる。したがって、上記一対の電極の間隔を高い寸法精度で所望の寸法に設定することが可能となる。チップ抵抗器の定格抵抗値を所望の目標抵抗値にするには、一対の電極の間隔を所定の正確な寸法に規定することが1つの条件であるが、上記構成によれば、そのような条件を満たすのに好適となる。

20

【0014】

本願発明の好ましい実施の形態においては、上記抵抗体の上記片面のうち、上記各電極と上記抵抗体の上記端縁との間の領域は、上記絶縁層によって覆われている。このような構成によれば、上記絶縁層によって上記各電極の幅を正確な寸法に規定することも可能となる。また、上記抵抗体の上記片面のうち、上記各電極の形成箇所以外の部分を上記絶縁層によって覆うことにより、上記抵抗体の上記片面にハンダなどが直接触れないようにすることもできる。

30

【0015】

本願発明の好ましい実施の形態においては、上記絶縁層は、厚膜印刷により形成されたものである。このような構成によれば、上記絶縁層が複雑な形状を有する場合であっても、この絶縁層を寸法精度良く、かつ容易に形成することが可能である。

【0016】

本願発明の好ましい実施の形態においては、上記抵抗体の上記片面とは反対の面には、電気絶縁性を有するオーバコート層が設けられている。このような構成によれば、上記抵抗体を上記オーバコート層によって保護し、たとえば上記抵抗体は他の電気部品類などに直接接触してこれらの間に不当な電流が流れるといったことを生じないようにすることができ、

40

【0017】

本願発明の好ましい実施の形態においては、上記オーバコート層と上記絶縁層とは、同一の材質とされている。このような構成によれば、上記オーバコート層と上記絶縁層との材料の共通化により、生産コストの低減化を図るのに好適となる。

【0018】

本願発明の好ましい実施の形態においては、上記各電極の厚みは、上記絶縁層の厚みよりも大きくされている。このような構成によれば、ハンダを用いてチップ抵抗器を所望箇所へ実装するときに上記電極の先端面全体に上記ハンダが付け易くなる。

【0019】

50

本願発明の第2の側面によって提供されるチップ抵抗器の製造方法は、抵抗体の材料となるフレートの片面に、絶縁層をパターン形成する工程と、上記フレートの上記片面のうち、上記絶縁層が形成されていない領域に、導電層を形成する工程と、上記フレートをチップ状の複数の抵抗体に分割する工程とを有し、上記フレートの分割は、上記各抵抗体の片面において上記導電層の一部が上記絶縁層の一部を挟んで互いに離間する一対の電極として形成され、かつこれら一対の電極はこれらが並ぶ方向において上記抵抗体の端縁から離間するように行なうことを特徴としている。

【0020】

このような構成によれば、本願発明の第1の側面によって提供されるチップ抵抗器を効率良く、かつ適切に製造することができる。

【0021】

本願発明の好ましい実施の形態においては、上記フレートの分割は、打ち抜きにより行なう。打ち抜き（ブランク：blanking）によれば、打ち抜かれた製品と打ち抜き用の型との寸法差が小さく、製品の寸法誤差を小さくすることが可能である。したがって、上記構成によれば、上記抵抗体を高い寸法精度で所望のサイズに仕上げるのに好適となる。また、打ち抜きは、作業性良く行なうことが可能であり、チップ抵抗器の生産性を高めるのにより好ましい。

【0022】

本願発明のその他の特徴および利点については、以下に行う発明の実施の形態の説明から、より明らかになるであろう。

【0023】

【発明の実施の形態】

以下、本願発明の好ましい実施の形態について、図面を参照して具体的に説明する。

【0024】

図1～図3は、本願発明に係るチップ抵抗器の一例を示している。図1および図2によく表われているように、本実施形態のチップ抵抗器Aは、抵抗体1、オーバコート層2、一対の電極3、および絶縁層4を具備している。

【0025】

抵抗体1は、各部の厚みが一定の矩形チップ状であり、金属製である。その具体的な材質としては、Cu-Mn系合金、Ni-Cu系合金、Ni-Cr系合金などが挙げられるが、これらに限定されるものではなく、チップ抵抗器Aのサイズや目標抵抗値に見合った抵抗率をもつものを適宜選択すればよい。あまり現実的ではないが、抵抗体1を非金属製とすることも可能である。

【0026】

オーバコート層2は、抵抗体1の表面10aの全体を覆うように設けられており、電気絶縁性を有している。このオーバコート層2は、厚膜印刷により形成されたものであり、たとえばエポキシ樹脂系の樹脂膜である。

【0027】

絶縁層4は、抵抗体1の裏面10bに計3箇所形成されており、抵抗体1の幅方向（図1および図2の左右の幅方向）中間部に形成された第1の領域4aと、抵抗体1の幅方向両端部に形成された一対の第2の領域4bとがある。この絶縁層4は、オーバコート層2と同一の材質であり、またオーバコート層2と同様に厚膜印刷により形成された樹脂製の膜である。

【0028】

一対の電極3は、抵抗体1の裏面10bに設けられており、後述するように、たとえば抵抗体1に銅メッキを施すことにより形成されたものである。これら一対の電極3は、絶縁層4の第1の領域4aを挟んで抵抗体1の上記幅方向において互いに離間しているとともに、第1および第2の領域4a、4b間に挟まれている。したがって、各電極3は、抵抗体1の上記幅方向において抵抗体1の端縁1aから第2の領域4bの幅S1だけ離間しており、その分だけ各電極3の幅S2の縮小化が図られた構造となっている。

10

20

30

40

50

【0029】

各電極3は、絶縁層4の第1の領域4aの幅方向の端面40aとの間に隙間が生じないように端面40aに接している。このことにより、一对の電極3間の寸法S3は、絶縁層4によって正確に規定されている。すなわち、一对の電極3間の寸法S3は、第1の領域4aの幅と同一の寸法となっている。各電極3の下面には、ハンダ付け性を良好にするためのハンダ層39が形成されている。

【0030】

図1および図2においては、電極3やハンダ層39の端部を概略的に示しているが、これら電極3やハンダ層39はメッキにより形成されているために、実際には、図3に示すように、それらの一部分は絶縁層4上にオーバーラップしている。ただし、このオーバーラップしている部分自体は、抵抗体1の裏面10bに直接接触している訳ではないため、抵抗体1の電極間抵抗値に誤差を生じさせる要因にはならない。したがって、上記オーバーラップの幅は比較的大きくなっていてもかまわない。また、電極3は絶縁層4の第2の領域4bの端面40bに対しても隙間が生じないように接している。したがって、電極3の幅S2も絶縁層4によって正確に規定された構成となっている。

【0031】

各電極3と各ハンダ層39とをトータルした厚みセ1は、絶縁層4の厚みセ2よりも大きくされており、各ハンダ層39は、絶縁層4の下面よりも下方に突出した構造となっている。本実施形態においては、各電極3の単独の厚みセ3についても、絶縁層4の厚みセ2よりも大きくされている。

【0032】

上記各部の厚みの一例を挙げると、オーバコート層2および絶縁層4がそれぞれ20μm程度、各電極3が30μm程度、各ハンダ層39が5μm程度である。抵抗体1については、その厚みが0.1mm～1mm程度、縦および横の寸法はそれぞれ2mm～7mm程度である。ただし、この抵抗体1のサイズについては、目標抵抗値の大きさに応じて種々に変更されることは言うまでもない。また、このチップ抵抗器Aは、0.5mΩ～50mΩ程度の低抵抗のものとして構成されている。

【0033】

次に、上記したチップ抵抗器Aの製造方法の一例について、図4～図6を参照して説明する。

【0034】

まず、図4(a)に示すように、抵抗体1の材料となる金属製のプレート1Aを準備する。このプレート1Aは、抵抗体1を複数個取り可能な縦横のサイズを有するものであり、全体にわたって厚みの均一化が図られたものである。同図(b)に示すように、このプレート1Aの上向きの片面10aの全体または略全体には、オーバコート層2Aを形成する。このオーバコート層2Aは、このオーバコート層2Aの材料となる樹脂をベタ塗り状に厚膜印刷することによって形成する。このオーバコート層2Aの形成後には、このオーバコート層2Aに標印を施す工程を行なってもかまわない。

【0035】

次いで、同図(c)に示すように、プレート1Aを表裏反転させてから、プレート1Aの上向きとなった面10bに、複数の絶縁層4Aをストライプ状に並べるように形成する。これら複数の絶縁層4Aの形成は、オーバコート層2の形成に用いたのと同じ樹脂および装置を用いて厚膜印刷により行なう。このようにすれば、複数種類の材料や装置を用いる場合と比較すると、チップ抵抗器Aの製造コストを削減するのに好ましい。上記厚膜印刷の手法によれば、各絶縁層4Aの幅などを所定の寸法に正確に仕上げることができる。

【0036】

プレート1Aの面10bのうち、複数の絶縁層4Aどうしの間の領域には、図5(d)に示すように、導電層3Aおよびハンダ層39Aを順次形成する。導電層3Aの形成は、たとえば銅をメッキすることにより行なう。このメッキ処理によれば、導電層3Aと絶縁層4Aとの間に隙間を生じさせないようにして、隣り合う絶縁層4A間の領域に導電層3A

10

20

30

40

50

を均一に形成することが可能である。ハンダ層 39A の形成もメッキ処理によって行なう。

【0037】

その後は、図 5 (e) に示すように、フレート 1A に打ち抜き加工（ブランクング）を繰り返して施し、フレート 1A を複数のチップ状の抵抗体 1 に分割していく（同図において、クロスハッチングを入れた部分は、絶縁層 4、4A に相当する部分である。以降の図面についても同様である）。このような打ち抜き作業を繰り返して行う場合、好ましくは 1 つの打ち抜き用型（図示略）を繰り返して使用する。

【0038】

上記打ち抜き作業においては、互いに隣り合う 2 つの導電層 3A およびハンダ層 39A のそれぞれの一部と、これらの間に挟まれた 1 つの絶縁層 4A の一部と、これらの両脇に位置する 2 つの絶縁層 4A のそれぞれの一部とが、抵抗体 1 の片面上に残存するようにフレート 1A を打ち抜く。この打ち抜きにより、2 つの導電層 3A のそれぞれの一部は、図 1 および図 2 に示したチップ抵抗器 A における一対の電極 3 となり、絶縁層 4A の一部分は、絶縁層 4 の第 1 および第 2 の領域 4a、4b となる。このようなことにより、フレート 1A から複数のチップ抵抗器 A を適切に複数個取り出すことができる。図 5 (e) においては、打ち抜き領域を仮想線で示しているが、同図のように、フレート 1A の打ち抜きは、複数の打ち抜き領域が適当な間隔 S4 を隔ててマトリクス状に並んでいくように進めればよい。

【0039】

上記したように、フレート 1A を複数の抵抗体 1 に分割する手段として打ち抜き手段を採用すれば、抵抗体 1 の縦横の寸法を殆ど誤差の無い正確な寸法に仕上げることもできる。また、上記打ち抜き作業を 1 つの打ち抜き用型を繰り返して用いて行なえば、複数の打ち抜き用型を交互に用いる場合とは異なり、複数の打ち抜き用型の寸法のバラツキに起因する複数のチップ抵抗器間に寸法のバラツキが生じることも無い。

【0040】

本実施形態のチップ抵抗器 A は、所望の実装対象物に対し、たとえばハンダリフローの手法を用いて面実装される。ハンダ層 39 は、絶縁層 4 の下面よりも下方に突出しているために、面実装時のハンダ付けを適切に行なうことができる。とくに、各電極 3 の厚み t_3 が絶縁層 4 の厚み t_2 よりも大きくされており、各電極 3 自体が絶縁層 4 よりも下方に突出しているために、各電極 3 へのハンダ付けをより適切に行なわせることができる。抵抗体 1 の上面全体はオーバコート層 2 によって覆われているために、この抵抗体 1 と他の部材や機器との間に不当な電気導通が生じることも防止される。

【0041】

各電極 3 は、既述したとおり、抵抗体 1 の上記幅方向において抵抗体 1 の端縁 1a から適当な寸法 S1 だけ離間しており、各電極 3 の幅 S2 は、たとえば各電極 3 を抵抗体 1 の端縁 1a まで延びるように形成した場合よりも狭くなる。このように各電極 3 の幅 S2 を狭くすると、一対の電極 3 のそれぞれの内側縁部間の抵抗値 R1 と、外側縁部間の抵抗値 R2 との差は小さくなる（図 2 参照）。その結果、このチップ抵抗器 A を所望箇所に面実装した場合に、たとえばハンダが一対の電極 3 の内側縁部寄りの部分に偏って接触したり、あるいはそれとは反対に一対の電極 3 の外側縁部寄りの部分に偏って接触するような事態が発生しても、抵抗値に大きな差が生じないようにすることができる。本実施形態によれば、上記した抵抗値 R1、R2 の差を小さくする手段として、各電極 3 の厚みを大きくしてその電気抵抗を下げる必要はない。したがって、そのような観点から各電極 3 の厚みを大きくする必要が無い分だけ、チップ抵抗器 A 全体の薄型化を図るのにも好ましいものとなる。

【0042】

電極 3 の幅に起因する抵抗値の誤差を考えないとする、チップ抵抗器 A の電極間抵抗は、抵抗体 1 の抵抗率、一対の電極 3 間の寸法 S3、および抵抗体 1 のサイズにより決定される。一方、このチップ抵抗器 A においては、既述したように、抵抗体 1 の縦横の寸法は

10

20

30

40

50

、打ち抜き加工によって所望の寸法に高い精度に仕上げる事が可能であるとともに、抵抗体1の厚みについては、フレート1Aの段階から正確に仕上げる事ができる。一对の電極3間の寸法S3は、絶縁層4の第1の領域4aの幅と一致しているが、この第1の領域4aの幅は厚膜印刷によってかなり高い寸法精度で形成することが可能であるから、上記寸法S3も高い精度で所望の値に仕上げられる。このように、抵抗体1のサイズおよび一对の電極3間の寸法S1が所望の値に高い精度に仕上げられると、目標抵抗値に対するチップ抵抗器Aの実際の電極間抵抗の誤差が非常に小さくなる。その結果、このチップ抵抗器Aにおいては、その製造後に抵抗値調整用のトリミングを行なう必要を無くすことも可能となる。

【0043】

図6～図8は、本願発明に係るチップ抵抗器の他の実施形態を示している。これらの図において、上記実施形態と同一または類似の要素には、同一の符号を付している。

【0044】

図6(a)、(b)に示すチップ抵抗器Aaは、抵抗体1の裏面に4つの電極3(3a, 3b)が形成されている。これらのうち、2つの電極3aは対をなしており、これらが並ぶ方向(同図左右方向)において抵抗体1の端縁1aから適当な距離S5だけ離間している。同様に、2つの電極3bも対をなしており、端縁1aから適当な距離だけ離間している。このチップ抵抗器Aaを製造するには、フレート1Aの片面に形成する絶縁層4Aを、同図(c)に示すような形状とし、同図の仮想線で示す箇所においてフレート1Aを切断すればよい。フレート1Aをチップ状の複数の抵抗体1に分断する手段としては、打ち抜きに代えて、たとえばシャー(せん断機)やロータリ式カッターを用いるなどの切断手段を用いることもできる。

【0045】

このようなチップ抵抗器Aaにおいては、4つの電極3を有しているために、たとえば次のような使用が可能となる。すなわち、4つの電極3(3a, 3b)のうち、一对の電極3aを電流用电極として用いるとともに、他の一对の電極3bを電圧用电極として用いる。電気回路の電流検出を行なう場合、一对の電流用电極3aについては上記電気回路の電流が流れるように上記電気回路との電気接続を図る。一对の電圧用电極3bには、電圧計を接続する。チップ抵抗器Aaの抵抗値は既知であるため、このチップ抵抗器Aaの抵抗体1における電圧降下を上記電圧計を利用して測定し、かつこの測定値をオームの式にあてはめることにより、抵抗体1に流れる電流の値を正確に知ることができる。4つの電極3(3a, 3b)の配置は対称であるから、チップ抵抗器Aaを180°回転させて実装しても不具合は無く、便利である。もちろん、各電極3は、抵抗体1の端縁1aから離間していることによりその幅S6が小さくされているために、実装の仕方により抵抗値に大きなばらつきが生じないようにすることができる。

【0046】

図7および図8に示すチップ抵抗器Ab, Acは、4つの電極を設ける場合の他の例である。これらのチップ抵抗器Ab, Acは、いずれも2つの電極3cと2つの電極3dとを有し、おおよそ2つの電極3cと2つの電極3dとがそれぞれ対をなしており、かつ電極3cと電極3dとは、互いに形状およびサイズが相違したものとなっている。また、電極3cは、抵抗体1の端縁1aから適当な寸法S7だけ離間しているのに対し、電極3dは、端縁1aから離間していない構成とされている。これらのチップ抵抗器Ab, Acを製造するには、フレート1A上に形成する絶縁層4Aを、たとえば図7(c)および図8(c)に示すような形状とし、かつこれらの図の仮想線で示す箇所においてフレート1Aを切断すればよい。

【0047】

これらのチップ抵抗器Ab, Acにおいては、細幅とされている一对の電極3cを電圧用电極として用い、かつそれらよりも幅広な一对の電極3dを電流用电極として用いる。電圧用电極は、電圧降下量を正確に測定するのに利用されるものであるから、細幅とされた一对の電極3cを電圧用电極とすれば、正確な電圧降下量を求めることが可能となる。このように、本願発明においては、4つの電極を設けた場合に、それらのうちの一对の電極

10

20

30

40

50

のみが抵抗体の端縁から離間した構成とされていてもかまわない。

【0048】

本願発明は、上述した実施形態の内容に限定されない。本願発明に係るチップ抵抗器の各部の具体的な構成は、種々に設計変更自在である。同様に、本願発明に係るチップ抵抗器の製造方法の各工程の具体的な構成も、種々に変更自在である。

【0049】

本願発明に係るチップ抵抗器は、一対または二対の電極を設けたものに限らず、三対あるいはそれ以上の数の電極を設けた構成とすることもできる。これらの電極のうち、少なくとも一対の電極がそれらの並ぶ方向において抵抗体の端縁から離間した構成とされていれば、本願発明の技術的範囲に包摂される。上記端縁から電極までの具体的な寸法は限定されない。電極の数を多くした場合、たとえばそれらの一部をダミー電極とする使用法も可能である。

10

【0050】

電極については、メッキ処理によって形成することが簡易であるが、やはり本願発明はこれに限定されず、他の方法を用いてもかまわない。抵抗体の片面に絶縁層を形成する手段としては、転写などの手段を採用することもできる。本願発明に係るチップ抵抗器は、本願発明に係るチップ抵抗器の製造方法とは異なる製造方法、たとえば図10を参照して説明した従来技術と同様な方法によって製造してもかまわないことは言うまでもない。本願発明は、チップ抵抗器を低抵抗にする場合に好適であるが、その具体的な抵抗値も限定されるものではない。

20

【図面の簡単な説明】

【図1】本願発明に係るチップ抵抗器の一例を示す斜視図である。

【図2】図1のI I - I I 断面図である。

【図3】図2の要部拡大図である。

【図4】(a)～(c)は、図1に示すチップ抵抗器の製造工程の一部を示す斜視図である。

【図5】(d)は、図1に示すチップ抵抗器の製造工程の一部を示す斜視図であり、(e)は、図1に示すチップ抵抗器の製造工程の一部を示す平面図である。

【図6】(a)は、本願発明に係るチップ抵抗器の他の例を示す正面図であり、(b)は、(a)の底面図であり、(c)は、(a)に示すチップ抵抗器を製造する工程例を示す要部平面図である。

30

【図7】(a)は、本願発明に係るチップ抵抗器の他の例を示す正面図であり、(b)は、(a)の底面図であり、(c)は、(a)に示すチップ抵抗器を製造する工程例を示す要部平面図である。

【図8】(a)は、本願発明に係るチップ抵抗器の他の例を示す正面図であり、(b)は、(a)の底面図であり、(c)は、(a)に示すチップ抵抗器を製造する工程例を示す要部平面図である。

【図9】従来のチップ抵抗器の一例を示す斜視図である。

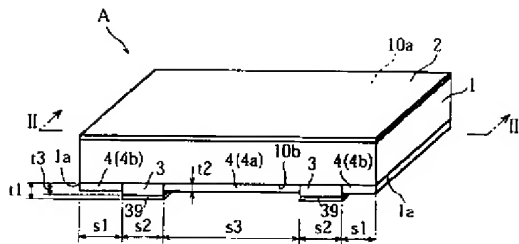
【図10】(a)～(e)は、従来のチップ抵抗器の製造方法の一例を示す説明図である。

40

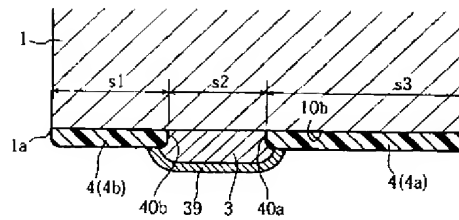
【符号の説明】

- A チップ抵抗器
- 1 抵抗体
- 1a 端縁(抵抗体の)
- 1A フレート
- 2 オーバコート層
- 8 電極
- 4 絶縁層
- 39 ハンダ層

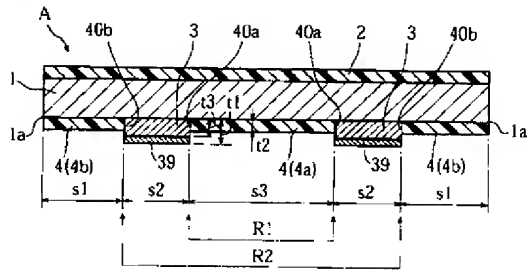
【図 1】



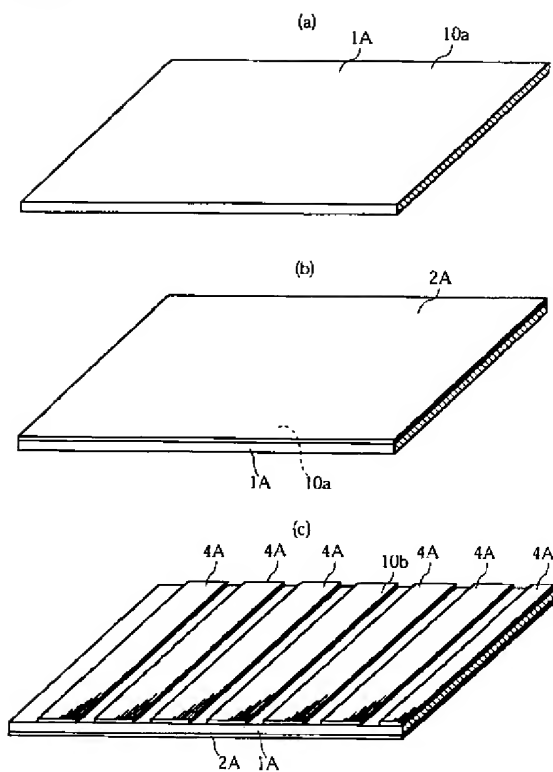
【図 3】



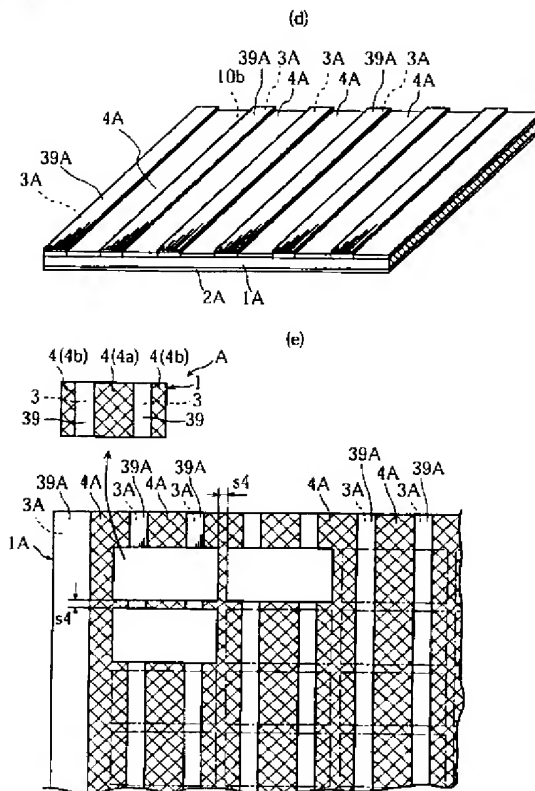
【図 2】



【図 4】



【図 5】



フロントページの続き

(72)発明者 塚田 虎之

京都市右京区西院溝崎町21番地 ローム株式会社内

Fターム(参考) 5E032 BA30 BB01 CA02 CC03 CC16